



STT	Môn học điều kiện	Mã môn học
3.	Môn học song hành	
	Không	

### 3. Mục tiêu môn học

Sinh viên học xong môn học có khả năng:

Mục tiêu môn học	Mô tả	CĐR CTĐT phân bổ cho môn học
CO1	<ul style="list-style-type: none"> <li>- Trình bày được nền tảng toán học của mạch điện tử số</li> <li>- Nêu được nguyên lý hoạt động mạch điện tử số</li> <li>- Sử dụng được các thành phần cơ bản của mạch điện tử số trong thiết kế mạch số: các cổng logic, các phần tử nhớ Flip-Flop, các IC số thông dụng</li> <li>- Trình bày và minh họa được phương pháp phân tích thiết kế của mạch điện tử số tổ hợp</li> <li>- Trình bày và minh họa được phương pháp phân tích thiết kế của mạch điện tử số tuần tự</li> </ul>	PLO6.22
CO2	<ul style="list-style-type: none"> <li>- Thực hiện được việc tối thiểu hóa được một hàm logic dùng phương pháp đại số</li> <li>- Thực hiện được việc tối thiểu hóa được một hàm logic dùng phương pháp bảng Karnaugh</li> <li>- Phân tích thiết kế được một mạch số tổ hợp và mạch số tuần tự đơn giản</li> <li>- Sử dụng được một phần mềm mô phỏng để thiết kế được mạch số</li> </ul>	PLO6.22 PLO7.3 PLO8.1 PLO9.2 PLO11
CO3	<ul style="list-style-type: none"> <li>- Nhận thức được tầm quan trọng và vị trí của môn học.</li> <li>- Nhận thức đầy đủ về ý nghĩa của từng nội dung của môn học.</li> </ul>	PLO13

### 4. Chuẩn đầu ra (CĐR) môn học

Học xong môn học này, sinh viên làm được (đạt được):

Mục tiêu môn học	CĐR môn học	Mô tả CĐR
CO1	CLO 1.1	Trình bày được nền tảng toán học của mạch điện tử số
	CLO 1.2	Nêu được nguyên lý hoạt động mạch điện tử số
	CLO 1.3	Sử dụng được các thành phần cơ bản của mạch điện tử số trong thiết kế mạch số: các cổng logic, các phần tử nhớ Flip-Flop, các IC số thông dụng
	CLO 1.4	Trình bày và minh họa được phương pháp phân tích thiết kế của mạch điện tử số tổ hợp
	CLO 1.5	Trình bày và minh họa được phương pháp phân tích thiết kế của mạch điện tử số tuần tự

Mục tiêu môn học	CĐR môn học	Mô tả CĐR
CO2	CLO 2.1	Thực hiện được việc tối thiểu hóa được một hàm logic dùng phương pháp đại số
	CLO 2.2	Thực hiện được việc tối thiểu hóa được một hàm logic dùng phương pháp bảng Karnaugh
	CLO 2.3	Phân tích thiết kế được một mạch số tổ hợp và mạch số tuần tự đơn giản
	CLO 2.4	Sử dụng được một phần mềm mô phỏng để thiết kế được mạch số
CO3	CLO 3.1	Nhận thức được tầm quan trọng và vị trí của môn học
	CLO 3.2	Nhận thức đầy đủ về ý nghĩa của từng nội dung của môn học
	CLO 3.3	Nhận thức được tầm quan trọng của việc tự học, tự nghiên cứu vì CNTT phát triển rất nhanh

Ma trận tích hợp giữa chuẩn đầu ra của môn học và chuẩn đầu ra của chương trình đào tạo:

CLOs	PLO 6.22	PLO 7.3	PLO 8.1	PLO 9.2	PLO 11	PLO 13
CLO 1.1	5					
CLO 1.2	5					
CLO 1.3	5					
CLO 1.4	5					
CLO 1.5	5					
CLO 2.1	5	3	4	4	3	
CLO 2.2	5	3	4	3	3	
CLO 2.3	5	3	4	3	3	
CLO 2.4	5	3	4	2	4	
CLO 3.1						4
CLO 3.2						4
CLO 3.3						5

1 hay trống: Không đáp ứng

2: Ít đáp ứng

3: Đáp ứng trung bình

4: Đáp ứng nhiều

5: Đáp ứng rất nhiều

## 5. Học liệu

### a) Giáo trình

[1] Floyd, Thomas L., Digital Fundamentals, Boston: Pearson Education, 2015. [49469]

[2] David M. Buchla, Douglas A. Joksch, Experiments in digital fundamentals (Lab Manual for Digital Fundamentals), Boston, Massachusetts: Pearson, 2015. [49462]

### b) Tài liệu tham khảo

[3] Michael Collier, Svetlana Bebova, Wei Yongqin, Digital Circuit Design: Principles and Practice, Middletown, Delaware: Collier Creations, 2014. [49459]

[4] David Money Harris, Sarah L. Harris, Digital Design and Computer Architecture, Amsterdam: Elsevier, 2013.[49456]

### c) Phần mềm

Phần mềm mô phỏng để thiết kế được mạch điện tử số trên máy tính

## 6. Đánh giá môn học

Thành phần đánh giá	Bài đánh giá	Thời điểm	CDR môn học	Tỷ lệ %
(1)	(2)	(3)	(4)	(5)
A1. Đánh giá quá trình	Các bài tập chương, bài tập nhóm, bài tập thực hành, bài kiểm tra trên máy	Suốt quá trình học	CLO 1, CLO 2, CLO 3	40%
	Tổng cộng:			40%
A2. Đánh giá cuối kỳ	Bài kiểm tra cuối kỳ (trên giấy)	Cuối học kỳ	CLO 1, CLO 2	60%
	Tổng cộng:			60%
Tổng cộng				100%

## 7. Kế hoạch giảng dạy

Kế hoạch giảng dạy lý thuyết (4.5 tiết/ buổi):

Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo (6)
1. Tuần 1/ Buổi lý thuyết 1	Chương 1: Tổng quan về Kỹ thuật điện tử số (3 tiết) 1.1 Giới thiệu ý nghĩa, mục tiêu của môn học	CLO 1.1 CLO 3.1 CLO 3.2	Giảng viên: + Dẫn nhập + Giới thiệu đề cương chi tiết. + Thuyết giảng	A1, A2	[1] Chương 1, 2, 4

Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo (6)
	<p>1.2. Ôn tập các kiến thức cần thiết đã học</p> <p>1.2.1 Hệ thống đếm</p> <p>1.2.2 Đại số Boole</p> <p>1.2.3 Dòng điện một chiều</p> <p>1.3. Hệ thống điện tử, thiết bị điện tử</p> <p>1.4. Công nghệ số và tương tự</p> <p>1.5. So sánh ưu, nhược điểm của công nghệ số và tương tự</p> <p>1.6. Sự kết hợp của công nghệ số và tương tự</p> <p>Chương 2: Hàm logic (1.5 tiết)</p> <p>2.1. Giới thiệu ý nghĩa, mục tiêu chương</p> <p>2.2. Số nhị phân</p> <p>2.3. Một số mã nhị phân thông dụng:</p> <p>2.3.1 Mã nhị-thập phân BCD</p> <p>2.3.2 Mã Gray</p> <p>2.3.3 Mã Johnson</p> <p>2.3.4 Mã vòng</p> <p>2.4. Đại số Boole</p> <p>2.4.1 Khái niệm</p> <p>2.4.2 Vai trò của đại số Boole trong điện tử số</p> <p>2.4.3 Các phép toán cơ bản</p> <p>2.4.4 Các định lý cơ bản</p> <p>2.4.5 Các định luật cơ bản</p> <p>2.4.6 Các quy tắc về đẳng thức</p>		<p>+ Đặt câu hỏi, bài tập.</p> <p>+ Nhấn mạnh những điểm chính.</p> <p>+ Nêu các yêu cầu cho buổi học sau.</p> <p>Sinh viên:</p> <p>+ Học ở lớp: nghe giảng, trả lời các câu hỏi, giải các bài tập đặt ra, ghi chú.</p> <p>+ Học ở nhà: xem bài giảng, đúc kết các kiến thức trọng tâm, tìm hiểu các kiến thức liên quan.</p> <p>+ Trên hệ thống LMS: trả lời các câu hỏi, tham gia thảo luận trên diễn đàn.</p>		
2. Tuần 2/ Buổi lý thuyết 2	<p>Chương 2: Hàm logic (tt) (4.5 tiết)</p> <p>2.5. Hàm logic</p> <p>2.5.1 Biến logic, hàm</p>	CLO 2.1 CLO 2.2	<p>Giảng viên:</p> <p>+ Dẫn nhập</p> <p>+ Thuyết giảng</p> <p>+ Đặt câu hỏi,</p>	A1, A2	[1] Chương 4

Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo (6)
	<p>logic</p> <p>2.5.2 Biểu diễn hàm logic bằng bảng trạng thái</p> <p>2.5.3 Biểu diễn hàm logic bằng biểu thức đại số</p> <p>2.5.4 Biểu diễn hàm logic bằng bảng Karnaugh</p> <p>2.6. Các phương pháp tối thiểu hóa hàm logic</p> <p>2.6.1 Phương pháp đại số</p>		<p>bài tập.</p> <p>+ Nhấn mạnh những điểm chính.</p> <p>+ Nêu các yêu cầu cho buổi học sau.</p> <p>Sinh viên:</p> <p>+ Học ở lớp: nghe giảng, trả lời các câu hỏi, giải các bài tập đặt ra, ghi chú.</p> <p>+ Học ở nhà: xem bài giảng, đúc kết các kiến thức trọng tâm, tìm hiểu các kiến thức liên quan.</p> <p>+Trên hệ thống LMS: trả lời các câu hỏi, tham gia thảo luận trên diễn đàn.</p>		
<p>3. Tuần 3/ Buổi lý thuyết 3</p>	<p>Chương 2: Hàm logic (tt) (1 tiết)</p> <p>2.6.2 Phương pháp bảng Karnaugh</p> <p>2.6.3 Phương pháp Quine Mc. Cluskey (chỉ giới thiệu)</p> <p>Chương 3: Cổng logic (3.5 tiết)</p> <p>3.1. Giới thiệu ý nghĩa, mục tiêu chương</p> <p>3.2. Cổng logic</p> <p>3.2.1 Các cổng logic cơ bản: AND, OR, NOT</p> <p>3.2.2 Các cổng logic ghép thông dụng: NAND, NOR, XOR, XNOR</p>	<p>CLO 1.3</p> <p>CLO 2.1</p> <p>CLO 2.2</p> <p>CLO 2.4</p> <p>CLO 3.2</p>	<p>Giảng viên:</p> <p>+ Dẫn nhập</p> <p>+ Thuyết giảng</p> <p>+ Đặt câu hỏi, bài tập.</p> <p>+ Nhấn mạnh những điểm chính.</p> <p>+ Nêu các yêu cầu cho buổi học sau.</p> <p>Sinh viên:</p> <p>+ Học ở lớp: nghe giảng, trả lời các câu hỏi, giải các bài tập đặt ra, ghi chú.</p> <p>+ Học ở nhà: xem bài giảng, đúc kết các kiến</p>	<p>A1, A2</p>	<p>[1] Chương 3, 4</p>

Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo (6)
	3.2.3 Tính đa năng của cổng NAND, NOR 3.2.4 Các tham số chính của cổng logic: - Mức điện thế dương và âm - Độ chống nhiễu - Hệ số tải ở đầu ra - Công suất tiêu thụ - Độ trễ		thức trọng tâm, tìm hiểu các kiến thức liên quan. +Trên hệ thống LMS: trả lời các câu hỏi, tham gia thảo luận trên diễn đàn.		
4. Tuần 4/ Buổi lý thuyết 4	Chương 3: Cổng logic (tt) (4.5 tiết) 3.3. Các họ cổng logic: DDL, RTL, DTL, TTL, MOSFET 3.4. Giao tiếp giữa các họ cổng logic 3.4.1 Ghép nối với cổng TTL 3.4.2 Ghép nối với cổng MOS 3.4.3 Ghép nối cổng TTL với cổng CMOS 3.4.4 Ghép nối cổng CMOS với cổng TTL 3.5. IC số 3.5.1 Phân loại theo mật độ tích hợp 3.5.2 Ký hiệu bên ngoài vỏ IC 3.5.3 Các quy cách đóng vỏ IC 3.5.4 Sơ đồ chân một số IC họ TTL	CLO 1.3 CLO 2.4	Giảng viên: + Dẫn nhập + Thuyết giảng + Đặt câu hỏi, bài tập. + Nhấn mạnh những điểm chính. + Nêu các yêu cầu cho buổi học sau.  Sinh viên: + Học ở lớp: nghe giảng, trả lời các câu hỏi, giải các bài tập đặt ra, ghi chú. + Học ở nhà: xem bài giảng, đúc kết các kiến thức trọng tâm, tìm hiểu các kiến thức liên quan. +Trên hệ thống LMS: trả lời các câu hỏi, tham gia thảo luận trên diễn đàn.	A1, A2	[1] Chương 3
5. Tuần 5/ Buổi lý thuyết 5	Chương 4: Mạch logic tổ hợp (4.5 tiết) 4.1. Giới thiệu ý nghĩa, mục tiêu chương 4.2. Khái niệm về	CLO 1.4 CLO 2.3 CLO 3	Giảng viên: + Dẫn nhập + Thuyết giảng + Đặt câu hỏi, bài tập. + Nhấn mạnh	A1, A2	[1] Chương 5, 6

Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo (6)
	mạch logic tổ hợp 4.3. Phân tích mạch logic tổ hợp 4.4. Thiết kế mạch logic tổ hợp 4.5. Mạch mã hóa – giải mã 4.6. Mạch hợp kênh – phân kênh		những điểm chính. + Nêu các yêu cầu cho buổi học sau.  Sinh viên: + Học ở lớp: nghe giảng, trả lời các câu hỏi, giải các bài tập đặt ra, ghi chú. + Học ở nhà: xem bài giảng, đúc kết các kiến thức trọng tâm, tìm hiểu các kiến thức liên quan. +Trên hệ thống LMS: trả lời các câu hỏi, tham gia thảo luận trên diễn đàn.		
6. Tuần 6/ Buổi lý thuyết 6	Chương 4: Mạch logic tổ hợp (tt) (1.5 tiết) 4.7. Mạch số học 4.8. Mạch so sánh  Chương 5: Mạch logic tuần tự (3 tiết) 5.1. Giới thiệu ý nghĩa, mục tiêu chương 5.2. Khái niệm về mạch logic tuần tự 5.3. Phương pháp mô tả mạch logic tuần tự 5.5. Phần tử nhớ của mạch logic tuần tự	CLO 1.4 CLO 1.5 CLO 2.3 CLO 3	Giảng viên: + Dẫn nhập + Thuyết giảng + Đặt câu hỏi + Nhấn mạnh những điểm chính.  Sinh viên: + Học ở lớp: nghe giảng, trả lời các câu hỏi đặt ra, ghi chú. + Học ở nhà: xem bài giảng, đúc kết các kiến thức trọng tâm, tìm hiểu các kiến thức liên quan. +Trên hệ thống LMS: trả lời các câu hỏi, giải các	A1, A2	[1] Chương 5, 6, 7



Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo (6)
			bài tập thực hành, tham gia thảo luận trên diễn đàn		
7. Tuần 7/ Buổi lý thuyết 7	Chương 5: Mạch logic tuần tự (tt) (3 tiết) 5.6. Phân tích mạch logic tuần tự 5.7. Thiết kế mạch logic tuần tự 5.8. Các mạch logic tuần tự thông dụng	CLO 1.5 CLO 2.4 CLO 3	Giảng viên: + Dẫn nhập + Thuyết giảng + Đặt câu hỏi, bài tập. + Nhấn mạnh những điểm chính. + Nêu các yêu cầu cho buổi học sau.  Sinh viên: + Học ở lớp: nghe giảng, trả lời các câu hỏi, giải các bài tập đặt ra, ghi chú. + Học ở nhà: xem bài giảng, đúc kết các kiến thức trọng tâm, tìm hiểu các kiến thức liên quan. + Trên hệ thống LMS: trả lời các câu hỏi, tham gia thảo luận trên diễn đàn.	A1, A2	[1] Chương 7

#### Kế hoạch giảng dạy thực hành (3.0 tiết/ buổi):

Tuần/buổi học (1)	Nội dung (2)	CDR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
1. Tuần 1/ Buổi thực hành 1	Bài thực hành 1: Sử dụng phần mềm mô phỏng thiết kế mạch điện tử số	CLO 2.4	Giảng viên: + Nêu quy định lớp học + Giới thiệu phòng máy + Giải thích và minh họa	A1, A2	[1] Chương 1, 2

Tuần/buổi học (1)	Nội dung (2)	CĐR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
			<p>cách làm bài mới + Hỗ trợ sinh viên khi thực hành</p> <p>Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới +Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.</p>		
2. Tuần 2/ Buổi thực hành 2	Bài thực hành 2: Thiết kế mạch với các phần tử điện tử cơ bản (phần 1)	CLO 2.4	<p>Giảng viên: + Dẫn nhập + Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành</p> <p>Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới +Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn</p>	A1, A2	[1] Chương 2, 3

Tuần/buổi học (1)	Nội dung (2)	CĐR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
			thảo luận.		
3. Tuần 3/ Buổi thực hành 3	Bài thực hành 3: Thiết kế mạch với các phần tử điện tử cơ bản (phần 2)	CLO 2.4	<p>Giảng viên: + Dẫn nhập + Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành</p> <p>Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới + Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.</p>	A1, A2	[1] Chương 2, 3
4. Tuần 4/ Buổi thực hành 4	Bài thực hành 4: Thiết kế mạch số với các cổng logic cơ bản: AND, OR, NOT, NAND, NOR, XOR, XNOR (phần 1)	CLO 1.3 CLO 2.3 CLO 2.4	<p>Giảng viên: + Dẫn nhập + Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành</p> <p>Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới + Trên hệ thống LMS:</p>	A1, A2	[1] Chương 3

Tuần/buổi học (1)	Nội dung (2)	CĐR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
			nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.		
5. Tuần 5/ Buổi thực hành 5	Bài thực hành 5: Thiết kế mạch số với các cổng logic cơ bản: AND, OR, NOT, NAND, NOR, XOR, XNOR (phần 2)	CLO 1.3 CLO 2.3 CLO 2.4	Giảng viên: + Dẫn nhập + Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành  Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới + Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.	A1, A2	[1] Chương 3
6. Tuần 6/ Buổi thực hành 6	Bài thực hành 6: Thiết kế mạch số với các phần tử nhớ Flip-Flop (phần 1)	CLO 1.3 CLO 2.3 CLO 2.4	Giảng viên: + Dẫn nhập + Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành  Sinh viên: + Làm hết bài tập cũ	A1, A2	[1] Chương 3

Tuần/buổi học (1)	Nội dung (2)	CĐR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
			<ul style="list-style-type: none"> <li>+ Đọc trước lý thuyết có liên quan bài mới</li> <li>+Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.</li> </ul>		
7. Tuần 7/ Buổi thực hành 7	Bài thực hành 7: Thiết kế mạch số với các phần tử nhớ Flip-Flop (phần 2)	CLO 1.3 CLO 2.3 CLO 2.4	<p>Giảng viên:</p> <ul style="list-style-type: none"> <li>+ Dẫn nhập</li> <li>+ Sửa bài cũ</li> <li>+ Giải thích và minh họa cách làm bài mới</li> <li>+ Hỗ trợ sinh viên khi thực hành</li> </ul> <p>Sinh viên:</p> <ul style="list-style-type: none"> <li>+ Làm hết bài tập cũ</li> <li>+ Đọc trước lý thuyết có liên quan bài mới</li> <li>+Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.</li> </ul>	A1, A2	[1] Chương 3
8. Tuần 8/ Buổi thực hành 8	Bài thực hành 8: Thiết kế mạch số với các IC số thông dụng	CLO 1.3 CLO 2.3 CLO 2.4	<p>Giảng viên:</p> <ul style="list-style-type: none"> <li>+ Dẫn nhập</li> <li>+ Sửa bài cũ</li> <li>+ Giải thích và minh họa cách làm bài mới</li> <li>+ Hỗ trợ sinh</li> </ul>	A1, A2	[1] Chương 3

Tuần/buổi học (1)	Nội dung (2)	CĐR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
			viên khi thực hành  Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới +Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.		
9. Tuần 9/ Buổi thực hành 9	Bài thực hành 9: Thiết kế mạch số tổ hợp	CLO 1.4 CLO 2.3 CLO 2.4	Giảng viên: + Dẫn nhập + Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành  Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới +Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.	A1, A2	[1] Chương 5, 6
10. Tuần 10/ Buổi thực	Bài thực hành 10: Thiết kế mạch số	CLO 1.5 CLO 2.3	Giảng viên: + Dẫn nhập	A1, A2	[1] Chương 7

Tuần/buổi học (1)	Nội dung (2)	CĐR môn học (3)	Hoạt động dạy và học (4)	Bài đánh giá (5)	Tài liệu chính và tài liệu tham khảo
hành 10	tuần tự	CLO 2.4	+ Sửa bài cũ + Giải thích và minh họa cách làm bài mới + Hỗ trợ sinh viên khi thực hành  Sinh viên: + Làm hết bài tập cũ + Đọc trước lý thuyết có liên quan bài mới +Trên hệ thống LMS: nộp bài tập, tham gia trả lời các câu hỏi (nếu có), tham gia các diễn đàn thảo luận.		

#### 8. Quy định của môn học

- Sinh viên tham gia đầy đủ các buổi học lý thuyết, thực hành, lớp LMS và làm đủ bài tập sẽ được tính điểm vào điểm quá trình.
- Điểm bài thi cuối kỳ trên giấy sẽ tính điểm kiểm tra cuối kỳ.

**TRƯỞNG KHOA**

(Đã ký)

TS. GVCC. Lê Xuân Trường

**GIẢNG VIÊN BIÊN SOẠN**

(Đã ký)

ThS. Hồ Quang Khải